

TP MEMORISATION D'UN SIGNAL ANALOGIQUE

1/4

A/ MEMORISATION D'UNE PERIODE DE SINUSOÏDE

I/ Cahier des charges

Le signal à mémoriser est une période de sinusoïde d'équation

$$v_s = 5 \times \sin(\omega \cdot t) + 5$$

v_s en volt (V)

ω en radian/seconde (rd/s)

t en seconde (s)

note: ω s'appelle la pulsation et $\omega = 2 \cdot \pi \cdot f$

(ω en rd/s, $\pi = 3,14...$ et f = fréquence du signal en hertz)

La fréquence f du signal v_s est de 1000 Hz

On mémorise la valeur de v_s 17 fois par période de v_s

II/ Etude du signal sinusoïdal v_s .

1/ Calculer la période du signal v_s

2/ Calculer le nombre d'intervalle nécessaire pour obtenir 17 valeurs de v_s (de $t = t_0$ à $t = t_{16}$).

Compléter l'axe du temps en reprenant les instants t_0 à t_{16} et les intervalles correspondants. (voir document réponses figure 1. (DR1))

3/ Calculer la durée Δt d'un intervalle entre 2 valeurs successives de t (t_0 à t_1 par exemple).

4/ Calculer les valeurs de t_0 à t_{16} . Compléter le tableau (voir figure 2).

5/ Calculer la valeur de la pulsation ω du signal v_s .

- 6) Calculer les valeurs de v_s suivant les valeurs de t ($t = t_0, t = t_1, \text{etc.}$) à partir de la formule suivante :

$$v_s = 5 \times \sin(\omega \times t) + 5$$

Noter ces valeurs dans le tableau (figure 2).

- 7) A partir du tableau (figure 2) déterminer les valeurs minimum et maximum de v_s .
- 8) Calculer $\Delta v_s = v_{s \text{ maxi}} - v_{s \text{ mini}}$.
- 9) Placer les valeurs de v_s en fonction de t sur le graphique (voir document réponses DR2) figure 3

III) Etude du composant mémoire 2732

La mémoire utilisée est la mémoire 2732. A l'aide de la documentation - constructeur :

- 1) déterminer le nombre de cases mémoires disponibles dans le composant.
- 2) déterminer la taille du bus de données. En déduire la longueur d'un mot dans cette mémoire
- 3) Quel est le rôle de la broche $\overline{CE}$ (18)
- 4) Quel est le rôle de la broche $\overline{OE}/V_{pp}$.

IV) Etude de la valeur des nombres à mémoriser

- 1) Combien de cases mémoire sont-elles nécessaires pour mémoriser 1 période du signal v_s .
- 2) Déduire de la question précédente le nombre de fils d'adresses utilisés sur la mémoire 2732.

3/4

- 3/ Le bus des données de la mémoire 2732 est un bus de 8 bits. Déterminer le nombre de valeurs que peut fournir ce bus.
- 4/ Déterminer en hexadécimal la valeur mini et la valeur maxi que peut fournir ce bus de données.
- 5/ A l'aide de la formule suivante, calculer la valeur de Q pour $V_S = V_{\text{maxi}}$.

$$Q = \frac{V_{S \text{ maxi}}}{255}$$

- 6/ Compléter le tableau (les valeurs de N) voir document réponses figure 3 en utilisant la formule suivante

N : nombre

V_S et Q en volt (V)

$$N = \frac{V_S}{Q}$$

NOTE: on arrondira le résultat de N au nombre entier le plus proche.

- 7/ A partir du tableau précédent, compléter le tableau figure 4 de l'espace mémoire des données programmées (voir document réponses).

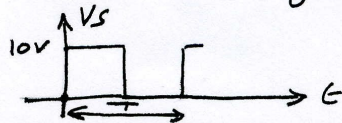
V Manipulations

4/4

- 1/ A l'aide du logiciel ISIS, recopier et compléter le schéma structurel (voir annexe 2).
- 2/ A l'aide du logiciel HEXEDIT (Editeur de fichiers Hexa, BIN, etc..), écrire aux adresses indiquées le contenu des valeurs de $V_D(N)$ en hexadécimal dans le fichier 2732.BIN.
- 3/ Déterminer la valeur de la fréquence d'horloge H pour obtenir une fréquence du signal V_S de 1000 Hz
- 4/ Initialiser le signal H à l'aide d'ISIS à la valeur calculée en 3/
- 5/ Lancer la simulation et vérifier avec le grapheur (tous ISIS) que la courbe V_S est conforme au tableau des charges.
- 6/ Recopier la courbe sur le document réponses

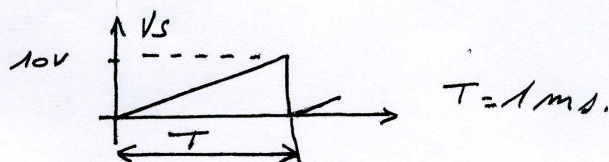
B/ MEMORISATION d'une PERIODE d'un SIGNAL CARRE

- 1/ en modifiant les valeurs des données aux adresses \$Q à \$F (fichier 2732.BIN), réaliser un signal V_S CARRE de période $T=1\text{ ms}$.

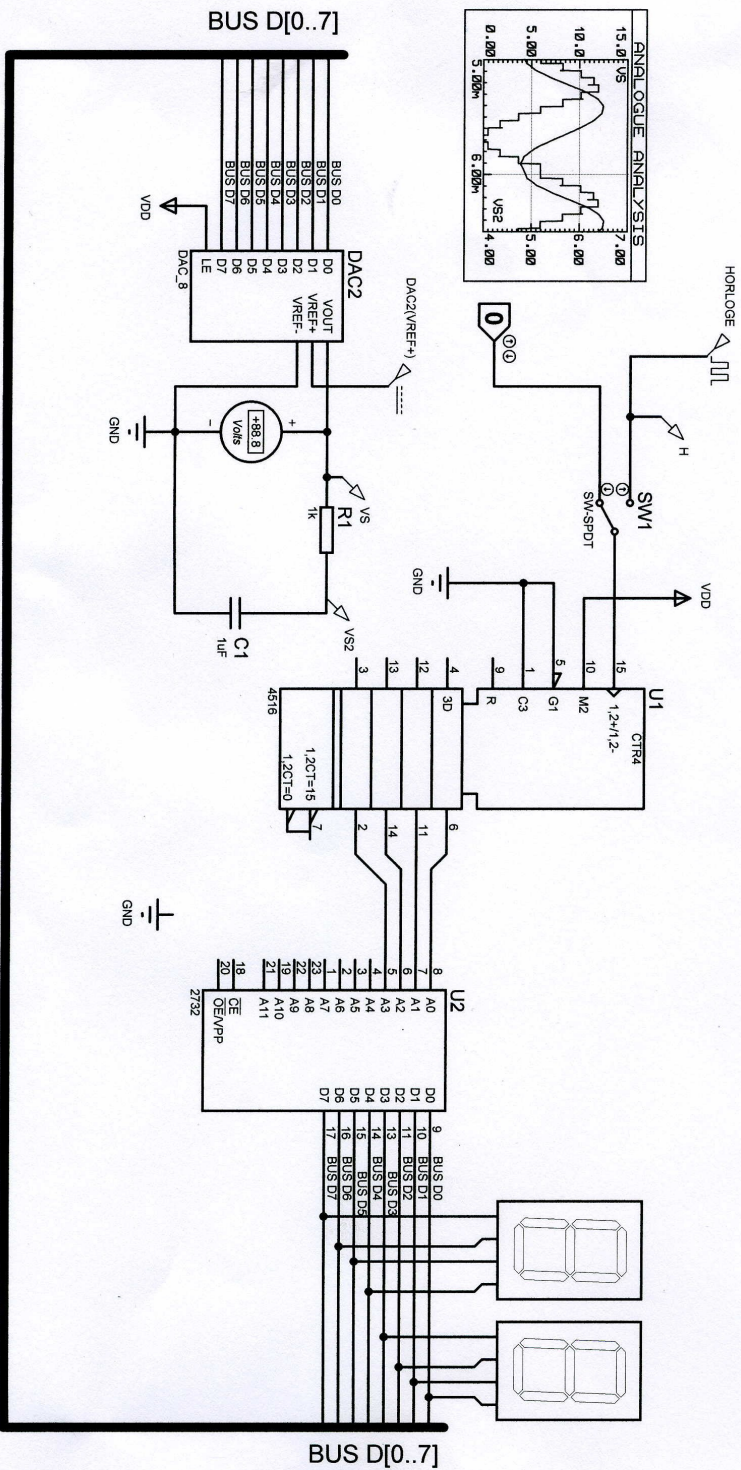


C/ MEMORISATION d'une PERIODE d'un SIGNAL TRIANGULAIRE

- 1/ même question qu'en B/ pour un signal triangulaire



MEMORISATION NUMERIQUE D'UNE SINUSOÏDE



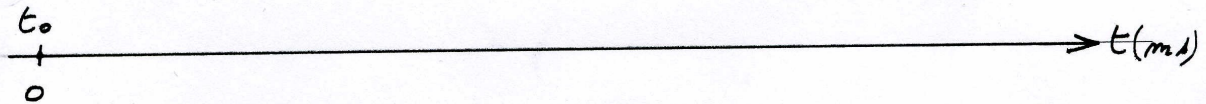
DOCUMENT REPONSES DR1

NOM:

date:

class:

figure 1



$$1 \text{ cm} = 1 \text{ ms}$$

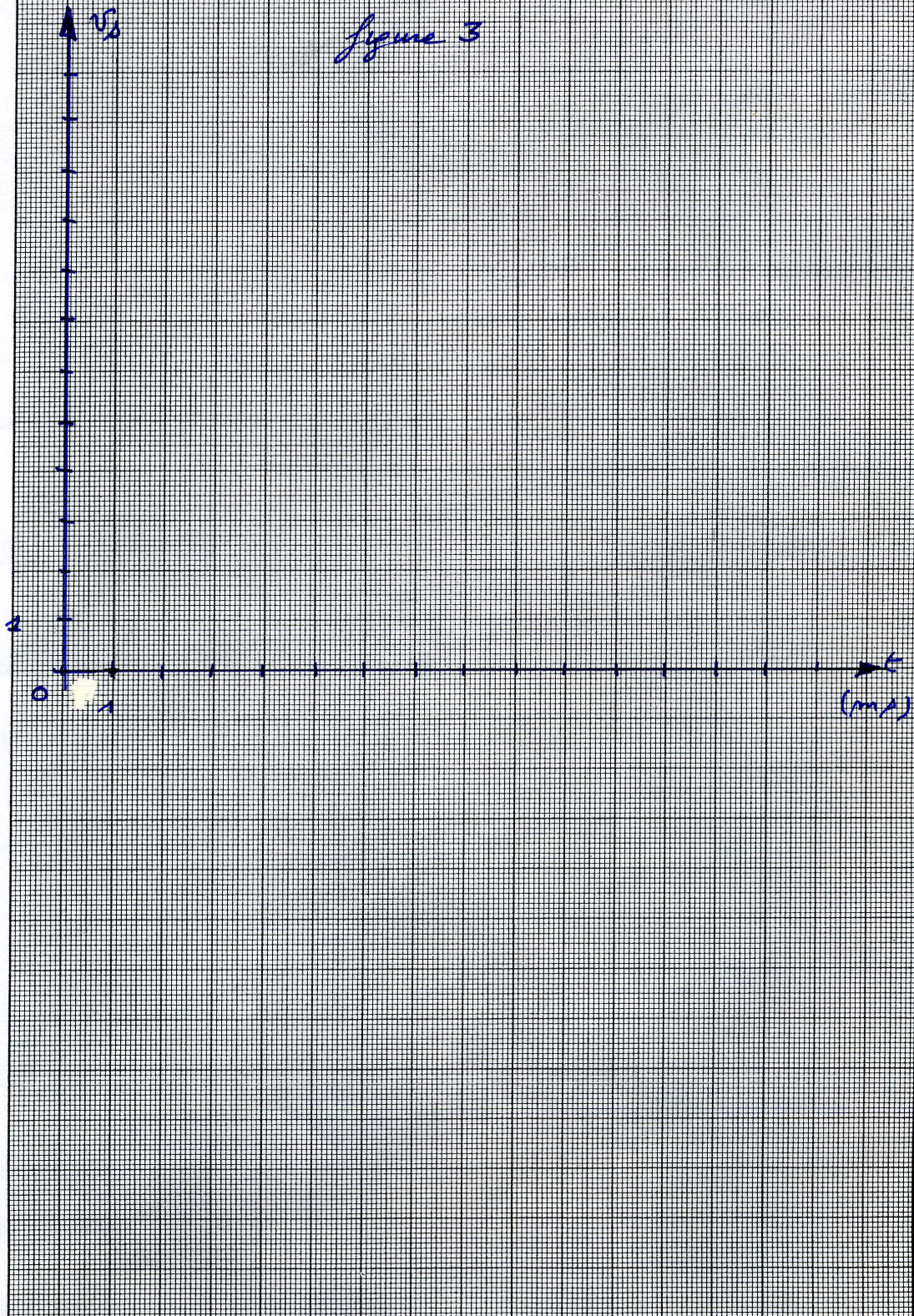
figure 2

	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7	t_8
$t(\text{ms})$									
$\omega(\text{rad/s})$									
$\sin(\omega t)$									
$5 \cdot \sin(\omega t)$									
$5 \cdot \sin(\omega t) + 5$									

	t_9	t_{10}	t_{11}	t_{12}	t_{13}	t_{14}	t_{15}	t_{16}
$t(\text{ms})$								
$\omega(\text{rad/s})$								
$\sin(\omega t)$								
$5 \cdot \sin(\omega t)$								
$5 \cdot \sin(\omega t) + 5$								

DOCUMENT REPONSES DR2

figure 3



DOCUMENT REPONSES DR3

FIGURE 3 (TABLEAU)

$V_S(V)$	0	0,380	1,464	3,086	5,000	6,913	8,535	9,619
$N(10)$								
$N(HEXA)$								

$V_S(V)$	
$N(10)$	
$N(HEXA)$	

ADRESSES	$V_S(V)$	$N(HEXA)$
0		
1		
2		
3		
4		
5		
6		
7		
8		
9		
A		
B		
C		
D		
E		
F		

FIGURE 4 (TABLEAU)

DOCUMENT REponse DR4



NMOS 32K (4K x 8) UV EPROM

- FAST ACCESS TIME: 200ns
- EXTENDED TEMPERATURE RANGE
- SINGLE 5V SUPPLY VOLTAGE
- LOW STANDBY CURRENT: 35mA max
- INPUTS and OUTPUTS TTL COMPATIBLE DURING READ and PROGRAM
- COMPLETELY STATIC

DESCRIPTION

The M2732A is a 32,768 bit UV erasable and electrically programmable memory EPROM. It is organized as 4,096 words by 8 bits. The M2732A with its single 5V power supply and with an access time of 200 ns, is ideal suited for applications where fast turn around and pattern experimentation one important requirements.

The M2732A is housed in a 24 pin Window Ceramic Frit-Seal Dual-in-Line package. The transparent lid allows the user to expose the chip to ultraviolet light to erase the bit pattern. A new pattern can be then written to the device by following the programming procedure.

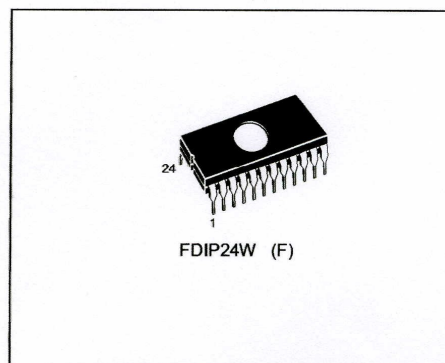


Figure 1. Logic Diagram

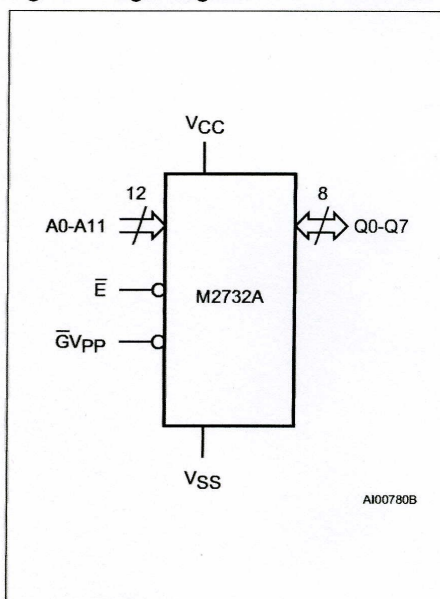


Table 1. Signal Names

A0 - A11	Address Inputs
Q0 - Q7	Data Outputs
$\bar{E}$	Chip Enable
$\bar{G}V_{PP}$	Output Enable / Program Supply
V _{CC}	Supply Voltage
V _{SS}	Ground

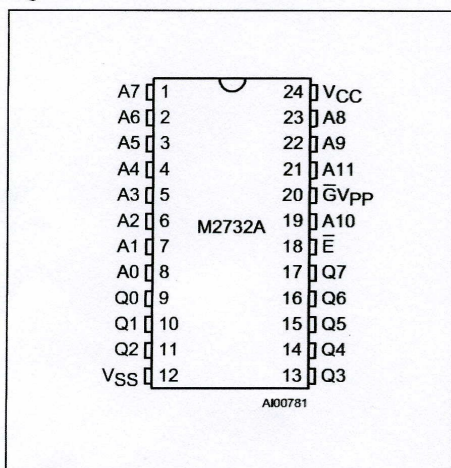
M2732A

Table 2. Absolute Maximum Ratings

Symbol	Parameter	Value	Unit
T_A	Ambient Operating Temperature grade 1 grade 6	0 to 70 -40 to 85	°C
T_{BIAS}	Temperature Under Bias grade 1 grade 6	-10 to 80 -50 to 95	°C
T_{STG}	Storage Temperature	-65 to 125	°C
V_{IO}	Input or Output Voltages	-0.6 to 6	V
V_{CC}	Supply Voltage	-0.6 to 6	V
V_{PP}	Program Supply Voltage	-0.6 to 22	V

Note: Except for the rating "Operating Temperature Range", stresses above those listed in the Table "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only and operation of the device at these or any other conditions above those indicated in the Operating sections of this specification is not implied. Exposure to Absolute Maximum Rating conditions for extended periods may affect device reliability. Refer also to the SGS-THOMSON SURE Program and other relevant quality documents.

Figure 2. DIP Pin Connections



DEVICE OPERATION

The six modes of operation for the M2732A are listed in the Operating Modes Table. A single 5V power supply is required in the read mode. All inputs are TTL level except for V_{PP} .

Read Mode

The M2732A has two control functions, both of which must be logically satisfied in order to obtain data at the outputs. Chip Enable ($\bar{E}$) is the power control and should be used for device selection. Output Enable ($\bar{G}$) is the output control and should

be used to gate data to the output pins, independent of device selection.

Assuming that the addresses are stable, address access time (t_{AAQ}) is equal to the delay from $\bar{E}$ to output (t_{ELQV}). Data is available at the outputs after the falling edge of $\bar{G}$, assuming that $\bar{E}$ has been low and the addresses have been stable for at least $t_{AVQV} - t_{GLQV}$.

Standby Mode

The M2732A has a standby mode which reduces the active power current by 70 %, from 125 mA to 35 mA. The M2732A is placed in the standby mode by applying a TTL high signal to $\bar{E}$ input. When in standby mode, the outputs are in a high impedance state, independent of the $\bar{G}$ input.

Two Line Output Control

Because M2732A's are usually used in larger memory arrays, this product features a 2 line control function which accommodates the use of multiple memory connection. The two line control function allows:

- the lowest possible memory power dissipation,
- complete assurance that output bus contention will not occur.

To most efficiently use these two control lines, it is recommended that $\bar{E}$ be decoded and used as the primary device selecting function, while $\bar{G}$ should be made a common connection to all devices in the array and connected to the READ line from the system control bus.

This ensures that all deselected memory devices are in their low power standby mode and that the output pins are only active when data is required from a particular memory device.