

Fonctionnement interne du μ P 6809

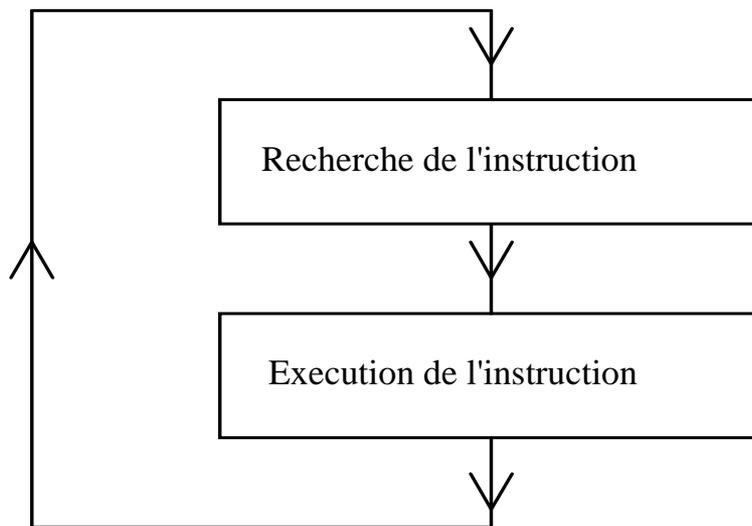
note: pour des raisons de simplifications, l'interruption FIRQ n'est pas représentée. Son fonctionnement est exactement identique à l'interruption IRQ. La différence est que lors d'une interruption FIRQ, tous les registres ne sont pas sauvegardés comme c'est le cas pour l'interruption IRQ. Ceci permet de gagner du temps d'où le F de FIRQ (fast = rapide en anglais).

I. Fonctionnement en régime établi (pas d'interruption)

Le microprocesseur réalise 2 opérations:

- Lecture du code opératoire (c'est dire le code de l'instruction à exécuter)
- Exécution de l'instruction

ORGANIGRAMME



note: C'est le pointeur d'instruction qui repère l'instruction à exécuter. Le pointeur d'instruction est dans un registre qui contient l'adresse de la prochaine instruction à exécuter. Le microprocesseur réalise donc la gestion du pointeur d'instruction. Pour le μ P 6809, la société MOTOROLA appelle ce registre le compteur ordinal ou le compteur de programme (P.C.).

Fonctionnement détaillé de la recherche puis de l'exécution d'une instruction (le compteur ordinal est initialisé à l'adresse de l'instruction à exécuter.)

- Le μ P positionne sur son bus des adresses l'adresse de l'instruction à exécuter.
- Le μ P lit le premier octet de l'instruction à exécuter (une instruction peut être composée d'un, deux ou trois octets).

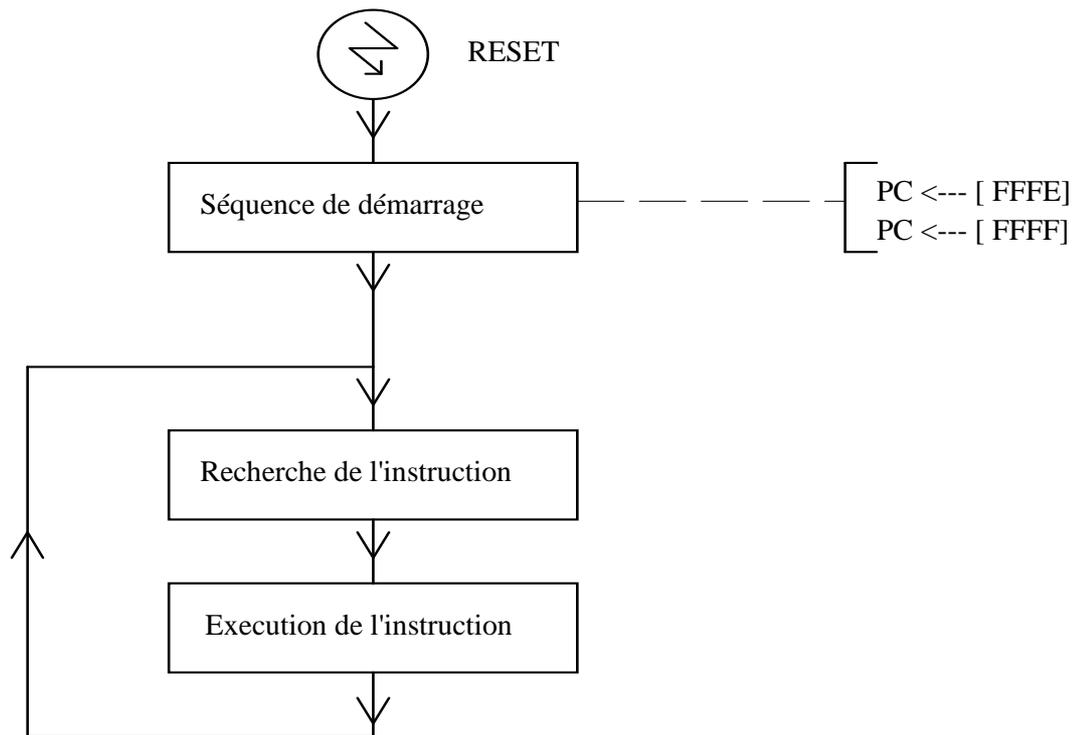
- Le μ P décode le premier octet de l'instruction; à partir de ce moment le μ P sait ce qu'il doit faire.
- Le μ P incrémente le compteur ordinal d'un, deux ou trois. (Cette opération n'est possible qu'une fois que le μ P a lu et décodé le premier octet de l'instruction; cet octet contient la taille de l'instruction: un, deux ou trois octets.
- Le μ P lit éventuellement les deuxième et troisième octets de l'instruction à exécuter.
- Le μ P exécute l'instruction.

II. Initialisation du compteur ordinal à la mise sous tension

A la mise sous tension, le compteur ordinal doit être initialisé pour pointer la première instruction du programme. La séquence de démarrage est la suivante:

- positionnement sur le bus des adresses de l'adresse FFFE
- lecture de la donnée présente à l'adresse FFFE puis transfert de cette donnée (8 bits) sur l'octet de poids fort du compteur ordinal (P.C.).
- lecture de la donnée présente à l'adresse FFFF puis transfert de cette donnée (8 bits) sur l'octet de poids faible du compteur ordinal (P.C.).
- Recherche de la première instruction à exécuter. (voir I)

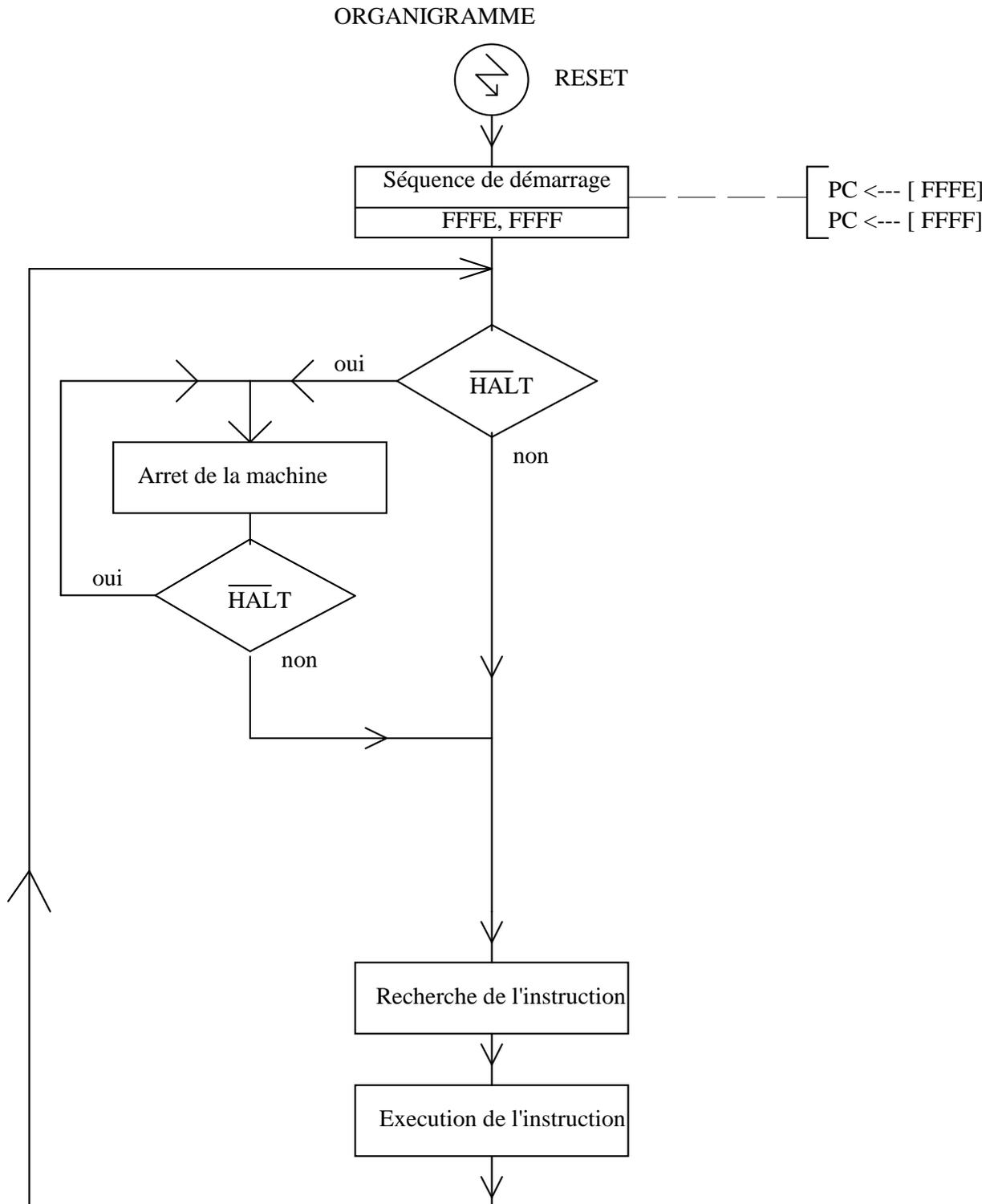
ORGANIGRAMME



note: une fois que le programme est démarrée, on ne peut plus l'arrêter. Il est souvent nécessaire d'interrompre un programme pour en exécuter un autre, puis revenir au programme précédent. Les microprocesseurs ont donc des broches d'interruption de programme. Pour le μ P 6809, il s'agit des broches /HALT, /NMI, /IRQ et /FIRQ.

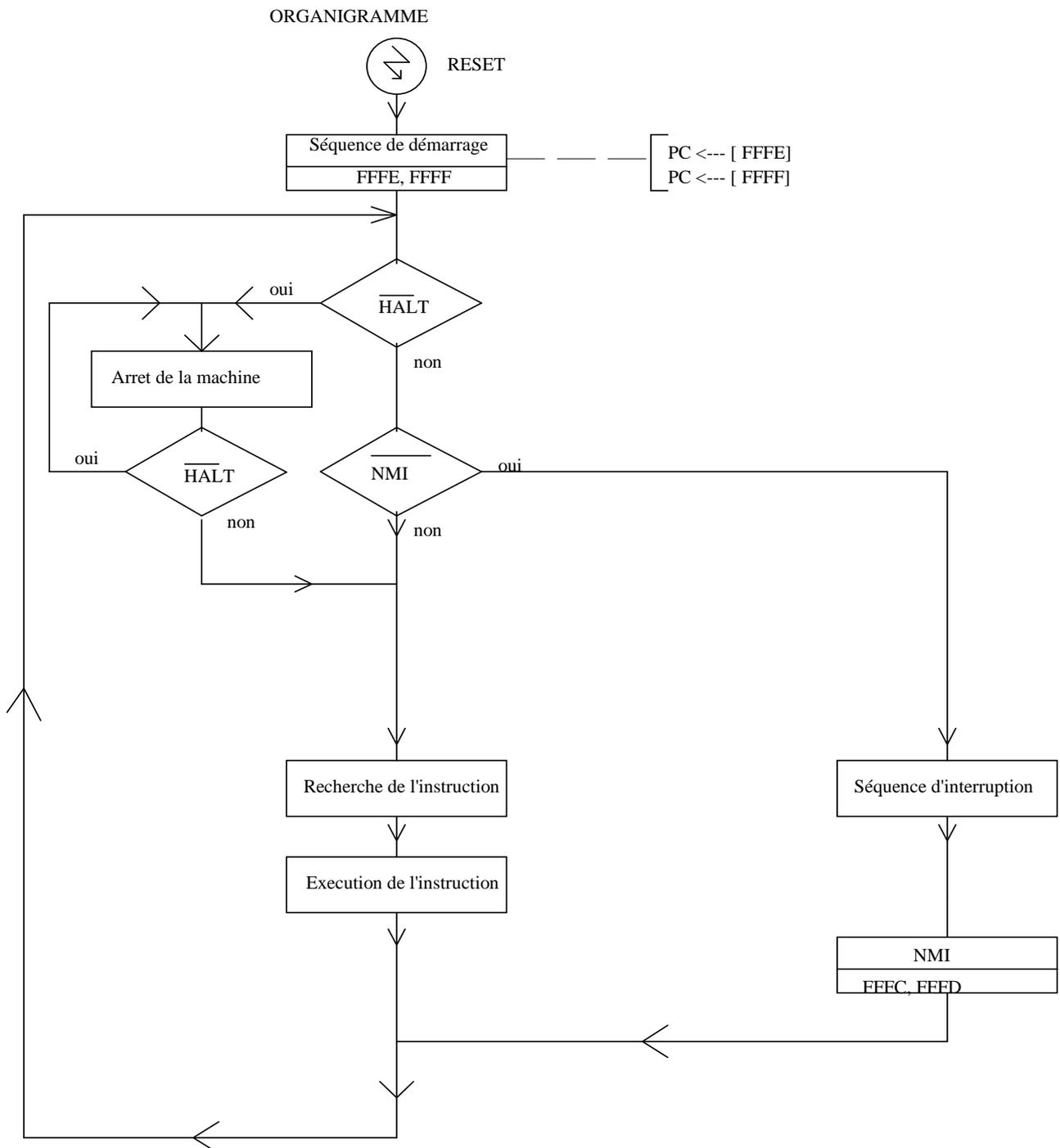
III. Interruption HALT

Cette interruption sert à arrêter le microprocesseur. Elle est activée en positionnant un niveau logique bas sur la broche /HALT. (broche 40).



IV. Interruption NMI

Cette interruption sert à interrompre le programme en cours de traitement (souvent appelé "programme principal") pour en exécuter un autre. Le programme est appelé "programme d'interruption NMI". La première instruction de ce programme doit se situer à l'adresse pointée par le vecteur d'interruption NMI. Cette adresse est mémorisée sous forme de 2 octets se trouvant aux adresses FFFC et FFFD. Le principe de fonctionnement est le même que la séquence de démarrage (interruption RESET).



note: la séquence d'interruption NMI consiste à sauvegarder en mémoire vive les registres du microprocesseur avant exécuter le programme d'interruption NMI.

V. Interruption IRQ

Cette interruption sert à interrompre le programme cours de traitement pour en exécuter un autre si le programme principal a donné son accord. Si l'accord n'est pas donné, (dans ce cas le masque d'interruption IRQ est alors activé), l'interruption est ignorée. Le masquage ou le non-masquage de l'interruption IRQ est réalisée en activant ou en n'activant pas le drapeau (flag) I du registre CCR (code condition register).

note: L'utilisation de l'interruption IRQ permet de hiérarchiser les demandes d'interruption par rapport au programme en cours de traitement.

exemple:

programme d'interruption NMI: sauvegarde de tous les registres du μ P en cas de chute de l'alimentation (pour $+V_{cc} < 2,7V$)

programme d'interruption IRQ : incrémentation du compteur des secondes de +1

programme d'interruption FIRQ: pas de programme FIRQ

ORGANIGRAMME

